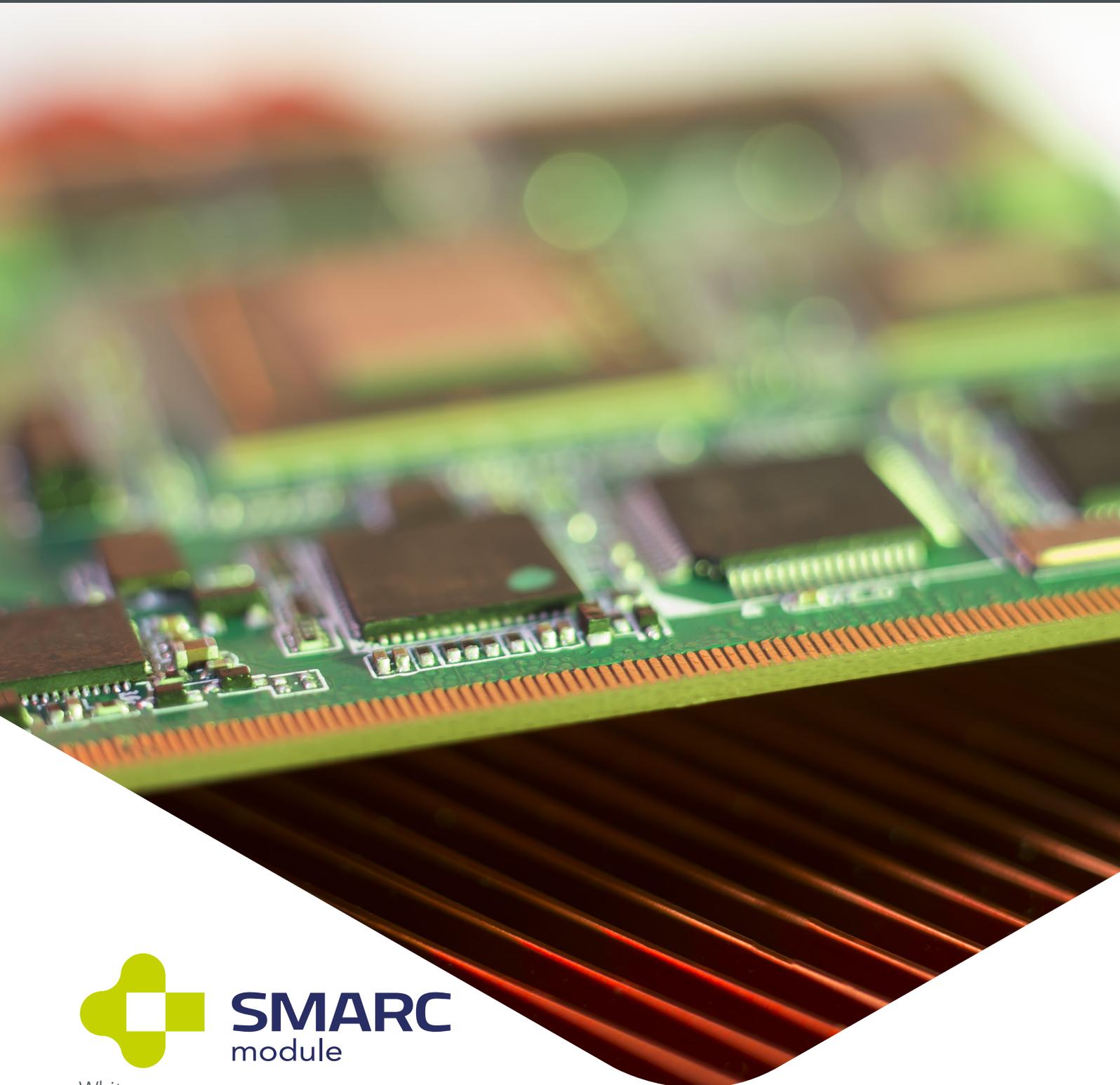




congatec



SMARC
module

Whitepaper

SMARC 2.1

ERWEITERUNG DES COMPUTER-ON-MODULE STANDARDS

SMARC 2.1

Computermodul-Standard noch leistungsfähiger

SMARC 2.0 Module bestehen durch ihre zahlreichen Grafik-, Kamera-, Sound-, Netzwerk- und optionalen Wireless-Interfaces. Sie bieten Embedded Systementwicklern damit einen komplett fertig entwickelten, scheckkartengroßen Embedded Computing Core, der sowohl für IoT-angebundene Multimedia-Plattformen als auch für viele weitere grafikintensive Low-Power Anwendungsbereiche prädestiniert ist.

Mit SMARC 2.1 wird dieser Standard erweitert. Zwei PCI Express Lanes können alternativ auch als Ethernet verwendet werden. Zwei zusätzliche MIPI CSI Interfaces und zusätzliche GPIOs erweitern die Einsatzmöglichkeiten zusätzlich.

Kurzübersicht

SMARC 2.1 positioniert sich exakt zwischen den beiden bereits umfassend etablierten Modulstandards Qseven und COM Express. Gegenüber dem Standard Qseven, der einen günstigeren Einstieg in die Welt der Computermodule ermöglicht und diverse x86 und ARM Low-Power Prozessoren für die Prozess- und Feldebene integriert, bietet SMARC mehr Interfaces – vor allem mehr Multimedia-Schnittstellen. Gegenüber den hoch-performanten COM Express Modulen oder den COM-HPC Server-On-Modulen, die die Oberklasse der CoMs bilden – positioniert sich SMARC 2.1 im Low-Power Prozessor Segment mit teilweise anderen I/Os als COM Express. Die Interfaces von SMARC 2.1 entsprechen der Positionierung: So bietet SMARC 2.1 insbesondere moderne serielle IOs sowie zahlreiche Video- und Netzwerk-Schnittstellen und ist damit für viele multimedia- und grafikorientierte IoT-Applikationen prädestiniert. Damit es Entwickler solcher Applikationen besonders einfach haben, ist es optional möglich WiFi und Bluetooth auf den SMARC 2.1 Modulen konform der M.2 1216 Interface-Spezifikation zu integrieren. Dies rundet damit das Interface-Portfolio von SMARC 2.1 Modulen in Richtung IoT-Applikationen ab. Anwendungsbereiche finden sich unter anderem bei Digital Signage Systemen, kommerziellen Streaming-Clients, industriellen Thin-Clients und HMIs, GUI-Devices aller Art, PoS-Systemen, Professional Gaming Maschinen, Infotainment Plattformen sowie in IoT-Gateways.



SMARC Module, size 82x50 mm²

Änderungen von SMARC 2.0 auf SMARC 2.1

SMARC 2.1 ist voll rückwärtskompatibel zur Vorgängerversion SMARC 2.0 bietet aber einige Neuerungen.

SMARC 2.0	SMARC 2.1
2x Gigabit Ethernet	4x Gigabit Ethernet*
eSPI	eSPI / QSPI
4x PCIe	4x PCIe*
HDA / 2x I2S	HDA / 2x I2S
LVDS 2x24 / eDP / MIPI DSI	LVDS 2x24 / eDP / MIPI DSI
2x MIPI CSI	4x MIPI CSI**
HDMI & DP++	HDMI & DP++
1x SATA	1x SATA
6x USB 2.0 / 2x USB 3.0	6x USB 2.0 / 2x USB 3.0
12x GPIO / SDIO	14x GPIO / SDIO
4x SER / CAN	4x SER / CAN
SPI / I2C	SPI / I2C
Power	Power

*4x Ethernet + 2x PCIe oder 2x Ethernet + 4x PCIe

**2x auf Flatfoil Stecker

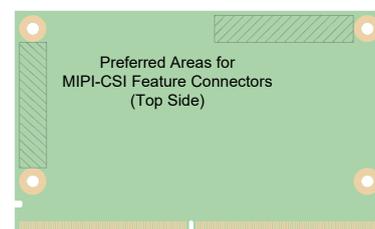
Bis zu 4x Ethernet

Zwei der 4 PCI Express Lanes (PCIe C & PCIe D) können alternativ mit SERDES Signalen für zusätzliche Ethernet Funktionalität belegt werden. Um die PHYs am Carrier Board konfigurieren zu können wurde auf bisher reservierten Pins ein zusätzliches MDIO Interface definiert. Gemeinsam mit den beiden fest definierten Ethernet Ports können damit Lösungen mit 4x Gigabit Ethernet realisiert werden.

PCIE Signal Name	SERDES Signal Name
PCIE_C_TX+	SERDES_1_TX+
PCIE_C_TX-	SERDES_1_TX-
PCIE_C_RX+	SERDES_1_RX+
PCIE_C_RX-	SERDES_1_RX-
PCIE_C_REFCK+	-
PCIE_C_REFCK-	-
PCIE_C_RST#	-
PCIE_D_TX+	SERDES_0_TX+
PCIE_D_TX-	SERDES_0_TX-
PCIE_D_RX+	SERDES_0_RX+
PCIE_D_RX-	SERDES_0_RX-
-	MDIO_CLK
-	MDIO_DAT

Bis zu 4x Kamera

Um den steigenden Anforderungen für Kamera-Anwendungen - meist in Kombination mit AI Software - gerecht zu werden wurden zusätzlich zu den beiden MIPI CSI Interfaces am Modul-Stecker zwei weitere MIPI-CSI auf Flatfoil Steckern an der Oberseite der SMARC 2.1 Module definiert. Damit erlaubt der Standard bis zu 4 MIPI CSI Kameras anzuschliessen um anspruchsvolle Vision Anwendungen zu unterstützen.



Beide neuen MIPI CSI Interfaces verfügen über jeweils 4 differentielle Datenleitungen um auch hohe Bilddatenmengen bei hochauflösenden Kameras mit hohen Frameraten übertragen zu können. Bei den Interfaces am Modulstecker sind am ersten Port zwei und am zweiten Port vier differentielle Datenleitungen vorgesehen. Darüber hinaus ist es aber auch möglich weitere Kameras über USB und Ethernet zu betreiben.

Zusätzliche GPIOs

Mit SMARC 2.1 wird die Anzahl der GPIO von 12 auf 14 erhöht. Die beiden neuen IOs sind auf bisher reservierte Pins gelegt worden. Da die ersten 7 GPIOs alternativ für andere, oft benötigte Funktionen häufig schon belegt sind (siehe Tabelle unten) stehen mit SMARC 2.1 mindestens 7 tatsächlich freie GPIOs zur Verfügung.

GPIO	Alternative Funktion	Beschreibung
GPIO0	CAM0_PWR#	Power enable first MIPI-CSI Camera
GPIO1	CAM1_PWR#	Power enable second MIPI-CSI Camera
GPIO2	CAM0_RST#	Reset first MIPI-CSI Camera
GPIO3	CAM1_RST#	Reset second MIPI-CSI Camera
GPIO4	HDA_RST#	Reset for HDA Audio Codec
GPIO5	PWM_OUT	PWM output for CPU or system fan
GPIO6	TACHIN	Tacho input from fan for system monitoring

PCI Express Stromspar-Modus

Die ersten beiden PCI Express Lanes wurden bei SMARC 2.1 mit zusätzlichen Clock Request Signalen (PCIE_A_CKREQ# und PCIE_B_CKREQ#) ausgestattet. Damit ist es möglich die einzelnen PCI Express Interfaces abzuschalten um Energie einzusparen. Dies ist bei mobilen, batteriebetriebenen Geräten besonders wichtig. Diese beiden Signale waren bereits bei SMARC 1.1 definiert und wurden bei SMARC 2.0 als reserviert definiert.

JTAG zum Debuggen

Das per Stecker auf der Oberseite der SMARC Module JTAG Interface wird zum Debuggen aber oft auch für Boundary Scans verwendet. Der bisherige JTAG Stecker wurde durch einen mechanisch kleineren und damit leicht zu integrierenden Stecker ersetzt. Auch die Pinbelegung wurde etwas modernisiert.

Signal Name	Pin #	Description
VDD_JTAG	1	JTAG I/O Voltage (sourced by Module)
JTAG_TRST#	2	JTAG reset, active low
JTAG_TMS	3	JTAG mode select
JTAG_TDO	4	JTAG data out
JTAG_TDI	5	JTAG data in
JTAG_TCK	6	JTAG clock
JTAG_RTCK	7	JTAG return clock
JTAG_RESET_IN#	8	Pulled high at module
MFG_MODE#	9	Pulled low to allow in-circuit SPI ROM update
GND	10	

Alle SPI Möglichkeiten

Neben SPI und eSPI wurde mit SMARC 2.1 auch die Möglichkeit zur Implementierung von QSPI geschaffen. Diese erweiterte Version des SPI Interfaces kommt gerade bei ARM Prozessoren häufig zum Einsatz. Der Unterschied zwischen SPI und QSPI besteht darin, dass es eine Daten-Warteschlange mit programmierbaren Warteschlangenzeigern verwendet um Datenübertragungen ohne Eingriff der CPU zu ermöglichen. Der Wrap-around-Modus erlaubt eine kontinuierliche Übertragungen und aus der Warteschlange heraus ohne Eingriff der CPU. Die Peripheriegeräte erscheinen der CPU als parallele Geräte mit Speicherabbildungen. Dies besonders nützlich bei Anwendungen mit Analog-Digital-Wandlern.

SMARC 2.1 erlaubt die alternative implementierung von SPI, eSPI und QSPI.

eSP	SPI	QSPI
eSPI_IO_0	SPI_DO	QSPI_IO_0
eSPI_IO_1	SPI_DIN	QSPI_IO_1
eSPI_IO_2	-	QSPI_IO_2
eSPI_IO_3	-	QSPI_IO_3
eSPI_ALERT0#	-	-
eSPI_ALERT1#	-	-
eSPI_RESET		
eSPI_CK	SPI1_CK	QSPI_CK
eSPI_CS0#	SPI1_CS0#	QSPI_CS0#
eSPI_CS1#	SPI1_CS1#	QSPI_CS1#

Verbesserte Lesbarkeit der Spezifikation

Um die durchaus komplexen Thematik leichter verständlich zu machen wurde das komplette Dokument der Spezifikation neu strukturiert. So sind jetzt alle relevanten Informationen zu einzelnen Pins wie z.B. die Pin Nummer, der I/O Typ, der Spannungslevel, die zu verwendende Power Domain sowie Informationen über die notwendige Terminierung auf dem Modul bzw. auf dem Carrier Board zusammengefasst. Diese verbesserte Übersichtlichkeit kann Designfehler verhindern und zu einer weiteren Verbesserung der Kompatibilität zwischen den zahlreichen Herstellern von SMARC Modulen führen.

Die technischen Highlights von SMARC 2.1

Über die 314 Pins des SMARC 2.1 Konnektors, der auch beim Grafikkartenstandard MXM 3.0 zum Einsatz kommt, werden bis zu vier Videoausgänge ausgeführt, sodass SMARC 2.1 eine starke Multimedia-Orientierung bietet. Ausgeführt werden 2x 24 Bit LVDS / eDP / MIPI DSI zuzüglich HDMI/DP++ und DP++. Hinzu kommen 4x MIPI Kamerainterfaces (zwei am Modulstecker sowie zwei weitere als Flatfoil Stecker auf dem Modul) wie auch zwei Audioschnittstellen über HDA und I2S. Weitere Interfaces sind 6x USB inklusive 2x USB 3.2, zwei Ethernet-Ports (alternativ zwei weitere statt PCIe C&D) für eine segmentierte IoT-Vernetzung oder Linien- und Ringstrukturen, vier PCI Express Lanes und 1x eSPI/QSPI.

Vielfältige Videointerface-Optionen

SMARC 2.1 hat eine reiche Ausstattung an internen und externen Videoschnittstellen.

Zum flexiblen Anschluss externer Bildschirme werden zwei Dual Mode DisplayPorts (auch DisplayPort++ oder DP++ genannt) bereitgestellt. Der Vorteil: Systeme, die DP++ Funktionalität für externe Bildschirme unterstützen, können mittels DisplayPort-, HDMI- oder sogar VGA-Signalen angesteuert werden. Die Festlegung, welche Signale ausgetauscht werden, wird lediglich durch den Einsatz entsprechender Kabel determiniert, die hierfür zum Teil auch aktive Elektronik beinhalten. Ein weiterer Vorteil ist die Tatsache, dass im Vergleich zu HDMI keine Lizenzkosten anfallen, die für Systemhersteller pro Jahr 10.000 US\$ ausmachen (vgl. <http://www.hdmi.org/manufacturer/terms.aspx>). Die aktuellste Version von DisplayPort ist die Version 2.0 vom 26. Juni 2019. Sie unterstützt Bildschirmauflösungen bis 16k bei 60 Hz Bildwiederholungsrate mit Datenraten bis zu 20 Gbit/s pro Lane. Dafür gibt es noch keine Praxisbeispiele; vermutlich wird SMARC 2.1 diese Datenraten aufgrund der Bandbreitenlimitierung des Modulsteckers nicht erreichen können. DisplayPort 2.0 kann aber auch mit 13,5 Gbit/s, 10 Gbit/s aber auch mit den DisplayPort 1.4a üblichen Übertragungsraten betrieben werden.

Auch die Ansteuerung interner Displays wurde bei der SMARC 2.1 sehr flexibel und zukunftsorientiert ausgelegt. Das heute am meisten verwendete Interface ist LVDS. Durch die beiden für 24 Bit Daten ausgelegten Kanäle können aber auch Panels mit hoher Auflösung angesteuert werden. Parallel zu den DisplaySignalen steht zudem ein kompletter Satz an Support-Signalen zu Verfügung. So können über I²C Bus die Konfigurationsdaten der Grafik übermittelt werden. Die Stromversorgung der Displays kann zudem über zwei getrennte Signale (VDD_EN) geschaltet werden. Die Helligkeitssteuerung der Backlights kann ebenfalls getrennt für zwei Panels mittels der Enable Signale zum Einschalten des Backlights (BKLT_EN) und einem Pulsweiten-Signal (BKLT_PWM) gesteuert werden.

Alternativ zum LVDS können SMARC 2.1 Module auch zwei voneinander unabhängige Embedded DisplayPort (eDP) Signal-Sätze zur Ansteuerung von zwei internen Panels bereitstellen. Im Vergleich zum LVDS benötigt eine eDP Implementierung weniger Signalleitungen. Das schlankere Kabel ermöglicht eine leichtere Systemintegration und unterstützt gleichzeitig sogar noch höhere Displayauflösungen. Für jedes eDP Interface werden hierfür bis zu 4 Datenkanäle bereitgestellt.

Als dritte, zukunftsorientierte Alternative können Panels auch mit dem von der Mobile Industry Processor Interface Alliance spezifizierten MIPI DSI (Display Serial Interface / siehe <http://mipi.org/specifications/display-interface>) angesteuert werden. Displays, die MIPI DSI unterstützen, kommen heute meist in Smartphones zum Einsatz. Es handelt sich hier in der Regel um kleinere, aber trotzdem hoch auflösende Displays, die in sehr hohen Stückzahlen hergestellt werden. MIPI DSI besteht genau wie eDP aus schnellen differentiell-seriellen Leitungspaaren, verwendet aber andere Daten-Raten und Protokolle.

Zwei präzisere Ethernet-Schnittstellen

SMARC 2.1 implementiert zwei Gigabit Ethernet Ports. Gerade für IoT (Internet of Things) oder Industrie 4.0 Anwendungen ist dies von Vorteil, weil damit zwei voneinander logisch und sicherheitstechnisch getrennte Netzwerksegmente ohne weiteren Hardwareaufwand realisiert werden können. Auch können über zwei GbE-Ports kabelsparende Linien- und sogar redundante Ringtopologien umgesetzt werden.

Für beide Ethernet Ports werden zudem SDPs (Software Defined Pins) auf den SMARC 2.1 Stecker geführt. Diese konfigurierbaren Ein-/Ausgänge des Ethernet Controllers können zur hardwarebasierenden Implementierung des Precision Time Protocol (PTP) nach IEEE 1588 verwendet werden (siehe <http://www.nist.gov/el/isd/ieee/ieee1588.cfm>). Ein solches in Hardware implementiertes PTP erreicht Genauigkeiten im Bereich von Nanosekunden. Softwarebasierte Lösungen brauchen hierfür Mikrosekunden. Entwickler können

somit höchste Synchronität zwischen mehreren lokalen Geräten erreichen und damit höchst leistungsfähige IoT-Gateways – auch in Kombination mit WLAN – realisieren.

Zwei weitere Ethernet Ports können über die alternative SERDES Funktion für PCIe C&D realisiert werden. Diese beiden Ports unterstützen keine SDPs.

Drahtlose Technologien

„Wireless“ ist heute selbst in anspruchsvollen Automatisierungs-Anwendungen kaum mehr wegzudenken. Um diesen Trend auch im Modulkonzept Rechnung zu tragen, wurde in der SMARC 2.1 Spezifikation ein spezieller Bereich auf dem Modul zur Platzierung der dafür benötigten Miniatur-HF-Steckverbinder für Hochfrequenzsignale (kurz u.FL Stecker) vorgesehen. Alle SMARC 2.1

Module, die Antennen-Anschlüsse für drahtlose Interfaces benötigen, haben diese Stecker an gleicher Position, um eine durchgängige Austauschbarkeit zu gewährleisten. Module von congatec binden zudem entsprechende Komponenten für z.B. WLAN und Bluetooth über M.2 1216 Interface-Spezifikation an, was die Wahl des passenden Funkprotokolls und damit das Customizing auch für Applikationen des Endanwenders höchst flexibel macht.



Kamera Interfaces

SMARC 2.1 bietet alle erforderlichen Signale zur Unterstützung von digitalen Kameras. Dazu wurden zwei serielle MIPI CSI (Camera Serial Interface) am Modulstecker und zwei weitere mittels Flatfoil Stecker auf dem Modul implementiert. Während der erste Port am Modulstecker 2 Datenkanäle unterstützt, erlauben die drei weiteren Ports die doppelte Kamera-Datenrate, da dieser mit bis zu 4 Datenkanälen arbeiten kann. Alle vier Kamera-Interfaces können sowohl gemäß der MIPI CSI 2.0 Spezifikation als auch nach der neueren MIPI CSI 3.0 Spezifikation implementiert werden. Neben einer höheren Datenrate wird bei der Version 3.0 statt eines I²C Busses ein differentielles Leitungspaar zur Konfiguration der angeschlossenen Kameras verwendet.

MIPI CSI Signal Edge Connector	Signalbeschreibung
CSI0_D[0:1]+ CSI0_D[0:1]-	Kamera 0, 2x MIPI CSI differentielle Daten von der Kamera zum Modul
CSI1_D[0:3]+ CSI1_D[0:3]-	Kamera 1, 4x MIPI CSI differentielle Daten von der Kamera zum Modul
CSI[0:1]_CK+ CSI[0:1]_CK-	Getrennte Clocks für beide Kameras
CAM_MCK	Master Clock Ausgang, kann für beide Kameras verwendet werden
I2C_CAM[0:1]_CK I2C_CAM[0:1]_DAT	I ² C Busse zur Konfiguration der Kameras bei MIPI CSI 2.0 Diese Signale werden dann bei MIPI CSI 3.0 als differentielle Leitungspaare CSI[0:1]_TX+ und CSI[0:1]_TX- implementiert

MIPI CSI Signal Flatfoil Connector	Signalbeschreibung
CSI[2:3]_D[0:1]+ CSI[2:3]_D[0:1]-	Kamera 2 und 3, 4x MIPI CSI differentielle Daten von der Kamera zum Modul
CSI[2:3]_CK+ CSI[2:3]_CK-	Getrennte Clocks für beide Kameras
CAM[2:3]_MCK	Master Clock Ausgang, getrennt für beide Kameras
I2C_CAM[2:3]_CK I2C_CAM[2:3]_DAT	I2C Busse zur Konfiguration der Kameras bei MIPI CSI 2.0 Diese Signale werden dann bei MIPI CSI 3.0 als differentielle Leitungspaare CSI[2:3]_TX+ und CSI[2:3]_TX- implementiert
CAM[2:3]_PWR#	Power Enable Signal, getrennt für beide Kameras
CAM[2:3]_RST#	Reset Signal, getrennt für beide Kameras

Rückwärts-Kompatibilität von SMARC 2.1

Da alle Neuerungen als alternative Funktion zu existierenden Signalen bzw. auf bisher unbelegte Pins gelegt wurden ist eine 100% Rückwärts-Kompatibilität zu SMARC 2.0 gegeben. Ein Re-Design existierender SMARC 2.0 Carrier Board ist nur notwendig wenn neue SMARC 2.1 Funktionalitäten verwendet werden.

Die folgende Tabelle zeigt alle Änderungen am Edge Stecker.

Pin	SMARC 2.0	SMARC 2.1
P1	SMB_ALERT_1V8#	SMB_ALERT#
P54	SPI1_CS0# / ESPI_CS0#	SPI1_CS0# / ESPI_CS0# / QSPI_CS0#
P55	SPI1_CS1# / ESPI_CS1#	SPI1_CS1# / ESPI_CS1# / QSPI_CS1#
P56	SPI1_CK / ESPI_CK	SPI1_CK / ESPI_CK / QSPI_CK
P57	SPI1_DIN / ESPI_IO_1	SPI1_DIN / ESPI_IO_1 / QSPI_IO_1
P58	SPI1_DO / ESPI_IO_0	SPI1_DO / ESPI_IO_0 / QSPI_IO_0
P77	RSVD	PCIE_B_CKREQ#
P78	RSVD	PCIE_A_CKREQ#
S29	PCIE_D_TX+	PCIE_D_TX+ / SERDES_0_TX+
S30	PCIE_D_TX-	PCIE_D_TX- / SERDES_0_TX-
S32	PCIE_D_RX+	PCIE_D_RX+ / SERDES_0_RX+
S33	PCIE_D_RX-	PCIE_D_RX- / SERDES_0_RX-
S45	RSVD	MDIO_CLK
S46	RSVD	MDIO_DAT
S56	ESPI_IO_2	ESPI_IO_2 / QSPI_IO_2
S57	ESPI_IO_3	ESPI_IO_3 / QSPI_IO_3
S78	PCIE_C_RX+	PCIE_C_RX+ / SERDES_1_RX+
S79	PCIE_C_RX-	PCIE_C_RX- / SERDES_1_RX-
S81	PCIE_C_TX+	PCIE_C_TX+ / SERDES_1_TX+
S82	PCIE_C_TX-	PCIE_C_TX- / SERDES_1_TX-

S113	eDP1_HPD	eDP1_HPD / DSI1_TE
S123	RSVD	GPIO13
S142	RSVD	GPIO12
S144	eDP0_HPD	eDP0_HPD / DSI0_TE

SMARC 2.1 im Vergleich zu Qseven und COM Express

Vergleicht man SMARC 2.1 mit Qseven, wird der Unterschied vor allem bei den Display- und Kamera-Schnittstellen klar ersichtlich. Selbst im Vergleich zu COM Express Type 10 Modulen – die von der Auswahl der Schnittstellen sehr nah am Qseven liegen – zeigt SMARC mehr Einsatzmöglichkeiten. Wenn man aber den Vergleich auf die COM Express Type 6 und Type 7 Pinouts erweitert (siehe Tabelle), wird schnell klar, dass COM Express in der Regel deutlich höhere Performanceklassen adressiert.

Qseven	SMARC 2.1	COM Express Type 10
Gigabit Ethernet	4x Gigabit Ethernet*	Gigabit Ethernet
LPC	eSPI / QSPI	LPC
4x PCIe	4x PCIe*	4x PCIe
HDA / I2S	HDA / 2x I2S	HDA
LVDS 2x24 / eDP	LVDS 2x24 / eDP / MIPI DSI	LVDS 1x24 / eDP
2x MIPI CSI (Flatfoil)	4x MIPI CSI**	DDI
DDI	HDMI & DP++	2x SATA
2x SATA	1x SATA	8x USB 2.0 / 2x USB 3.0
8x USB 2.0 / 2x USB 3.0	6x USB 2.0 / 2x USB 3.0	8x GPIO / SDIO
8x GPIO / SDIO	14x GPIO / SDIO	2x SER / CAN
2x SER / CAN	4x SER / CAN	SPI & I2C
SPI / I2C	SPI / I2C	Power
Power	Power	

SMARC 2.0	COM Express Type 6	COM Express Type 7
2x Gigabit Ethernet	Gigabit Ethernet	Gigabit Ethernet
eSPI	LPC	LPC / eSPI
4x PCIe	4x USB 3.0	4x USB 3.0
HDA / 2x I2S	8x PCIe	32x PCIe
LVDS 2x24 / eDP / MIPI DSI	HDA	
2x MIPI CSI	LVDS / eDP	PEG x16
HDMI & DP++	ExpressCard	
1x SATA	4x SATA	2x SATA
6x USB 2.0 / 2x USB 3.0	8x USB 2.0	4x USB 2.0
12x GPIO / SDIO	8x GPIO / SDIO	8x GPIO / SDIO
4x SER / CAN	2x SER / CAN	2x SER / CAN
SPI / I2C	SPI & I2C	SPI & I2C
Power	Power	Power
		Power
		4x 10GBaseKR

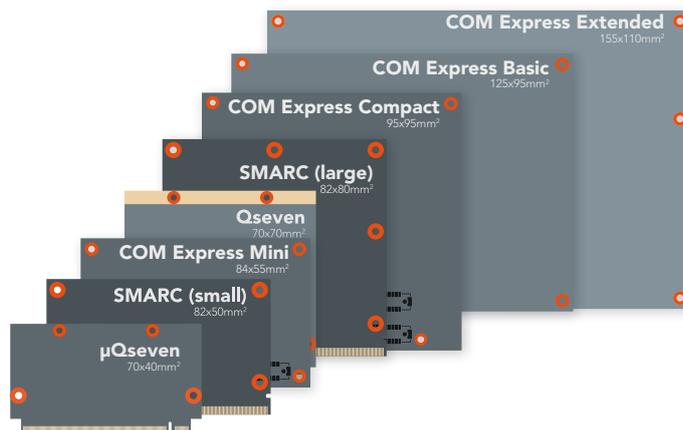
Prozessortechnologien

Sowohl SMARC 2.1 als auch Qseven erlauben es, energiesparende SoC Prozessoren sowohl auf Basis der ARM- als auch x86 Prozessortechnologie einzusetzen. Realisieren lassen sich folglich Produkte mit sehr geringen Verlustleistungen. Gleiches gilt auch für COM Express Mini. Aufgrund der höheren I/O-Anforderungen des Typ 10 Pinouts lassen sich hier jedoch meist nur x86 Technologien sinnvoll implementieren.

Größenvergleich

μ Qseven mit nur 40x70 mm ist mit 2.800 mm² der kleinste Modulstandard (100%). SMARC Short (50 x 82 mm² / 4160 / 149 %), COM Express Mini (84x 55 mm² / 4620 / 165 %) und Qseven (70 x 70 mm² / 4900 / 175%) liegen deutlich darüber in der 4.000 mm² Klasse und vergleichsweise eng beieinander (max. +/- 15%). Die größere Full-Size Variante des SMARC Standards (82 x 80 / 6.560 / 234 %) bietet jedoch deutlich mehr Fläche als Qseven (135%) und COM Express Mini (142 %) – und damit das

Potenzial für noch mehr Funktionalität und eine höhere Rechenleistung. Die leistungsfähigsten COMs sind nämlich auch flächenmäßig am größten: So steigen bei COM Express die Leistungsreserven vom COM Express Mini über Compact über Basic bis hin zum Extended stetig an. μ Qseven bleibt deshalb die Wahl für besonders kleine Low-Power Designs und SMARC für die obere Leistungsklasse der Small Form Factor (SFF) Designs, die durch zunehmende Performance pro Watt der SFF-Prozessoren eher Marktanteile von COM Express Mini als von Qseven erobern werden.



	Breite [mm]	Höhe [mm]	Fläche [mm ²]
μQseven	70	40	2800
SMARC	82	50	4100
COM Express Mini	84	55	4620
Qseven	70	70	4900
SMARC Extended	82	80	6560
COM Express Compact	95	95	9025
COM Express Basic	125	95	11875
COM Express Extended	155	110	17050

Die globale Marktentwicklung

Der globale Markt der Computer-on-Module wird laut einer aktuellen Studie von Technavio mit 17,9 % CAGR wachsen (2016-2020). Zu den führenden Standards zählen in dieser Studie die drei Formfaktoren COM Express, SMARC und Qseven. Abgehandelt werden darüber hinaus ETX als Legacy Standard sowie weitere, weniger bedeutende CoM-Spezifikationen. Es ist deshalb davon auszugehen, dass SMARC 2.1 Entwicklern eine ebenso hohe Zukunftssicherheit bieten wird wie COM Express und Qseven. congatec ist einer der weltweit führenden Hersteller von Computer-on-Modules, der alle gängigen Computer-on-Module Standards unterstützt.

Zusammenfassung

SMARC 2.1 kombiniert modernste Multimedia- und IoT-Interfaces mit geringem Platzbedarf und stromsparender Prozessortechnologie. Diese Kombination wird weder vom extrem skalierbaren COM Express noch vom sehr kompakten und seit Jahren am Markt etablierten Qseven erreicht. Dank der im Modul bereits umfassend integrierten Interfaces wird das Design von kundenspezifischen Systemen auf Basis dieser Schnittstellen deutlich erleichtert.

Frei verfügbare Spezifikation

Die Spezifikation wurde durch das SDT.01 (Standards Development Team) innerhalb der SGET entwickelt. Die Spezifikation ist frei auf der SGET Webseite verfügbar (www.sget.org).



Carrier Board Design Guide

Für SMARC ist auf der SGET Webseite (www.sget.org) ein frei verfügbarer Carrier Board Design Guide zu finden. Dieses Dokument wurde ebenfalls von der SDT.01 entwickelt und zeigt mit vielen wiederverwendbaren Schaltplanbeispielen wie Carrier Boards schnell und einfach entwickelt werden können. Dies ist ein wichtiges Dokument für eine erste Carrier Board Entwicklung da damit viele typische „Anfängerfehler“ verhindert werden können.

Dies ist ein weiteres Element um COM basierende Lösungen schnell, einfach und preisgünstig realisieren zu können.

Autor

Christian Eder, Director Marketing, congatec AG

Christian Eder ist Mitglied des Vorstands der SGET und Editor der SMARC 2.1 Spezifikation und des Carrier Board Design Guides.

Darüber hinaus leitet er die COM-HPC Arbeitsgruppe in der PICMG und war Editor folgender Spezifikationen: SMARC 2.0, COM Express 2.0, COM Express 2.1, COM Express Design Guide, Embedded EEPROM, Embedded EAPI sowie COM Express 3.0.



Über die SGET

SGET e.V. or Standardization Group for Embedded Technologies e.V. is a registered technical, scientific and educational not-for-profit association organised under German law with its registered office in Munich. The purpose of the Association is the promotion of science, technology and research for the benefit of society and humanity. SGET achieves its purpose through the efforts of formal working groups that conduct forums, technical exchanges and collaboration to develop unbiased technical information on embedded computer technologies. The working groups prepare and document technical specifications or other work results such as implementation guidelines, software interfaces or system requirements, and leverage science, technology, and engineering to benefit human welfare and promote environmental protection, public safety, human health, energy efficiency, civil infrastructure, and other social purposes.

SGET e.V publishes the results of the working groups and promotes their application for the benefit of and without cost to the general public.

SGET is not organized or operated for the benefit of private interests, and no part of the organisation's net earnings may inure to the benefit of any member, member company, individual or private interest. The Association's funds shall be used only for purposes in accordance with the Articles of Association.

Über die congatec AG

congatec ist ein stark wachsendes Technologieunternehmen mit Fokus auf Embedded-Computing-Produkten. Die leistungsstarken Computermodule werden in einer Vielzahl von Systemanwendungen und Geräten in der industriellen Automatisierung, der Medizintechnik, dem Transportwesen, der Telekommunikation und vielen anderen Branchen eingesetzt. Im Segment Computer-on-Module ist congatec globaler Marktführer mit einer exzellenten Kundenbasis von Start-ups bis zu internationalen Blue-Chip-Unternehmen.



congatec

Headquarters

congatec AG

Auwiesenstraße 5
94469 Deggendorf
Germany

Phone +49 (991) 2700-0
Fax +49 (991) 2700-111

info@congatec.com
www.congatec.com

Subsidiaries

congatec Asia Ltd.

14F-2, No. 270, Sec 4,
Zhongxiao E. Rd.
106 Taipei City, Taiwan

Phone +886 (2) 2775-4645
Fax +886 (2) 2775-3263

sales-asia@congatec.com
www.congatec.tw

congatec, Inc.

6262 Ferris Square
San Diego
CA 92121 USA

Phone +1 (858) 457-2600
Fax +1 (858) 457-2602

sales-us@congatec.com
www.congatec.us

congatec Japan K.K.

Shiodome building 301,
Minato-ku Hamamatsucho 1-2-7,
105-0013 Tokyo-to, Japan

Phone +81 3 (6435) 925-0
Fax +81 3 (6435) 925-1

sales-jp@congatec.com
www.congatec.jp

congatec Australia Pty Ltd.

Unit 2, 62 Township Drive
West Burleigh
Queensland 4219, Australia

Phone +61 (7) 55200-841

sales-au@congatec.com
www.congatec.com.au

congatec China Technology Ltd.

Sunyoung Center, 901 Building B,
No. 28 Xuanhua Road, Changning District,
Shanghai 200050, China

Phone +86 (21) 6025-5862
Fax +86 (21) 6025-6561

sales-asia@congatec.com
www.congatec.cn